

INSTYTUT CYBERNETYKI TECHNICZNEJ  
POLITECHNIKI WROCŁAWSKIEJ  
Raport serii SPR nr 5/2005

**ICD**  
**Interfejs JTAG dla DSP56800E**

Mariusz Janiak

Słowa kluczowe: mikrokontroler DSP, płytki drukowane, system uruchomieniowy,  
oprogramowanie skrócone.

Wrocław 2005

## Spis treści

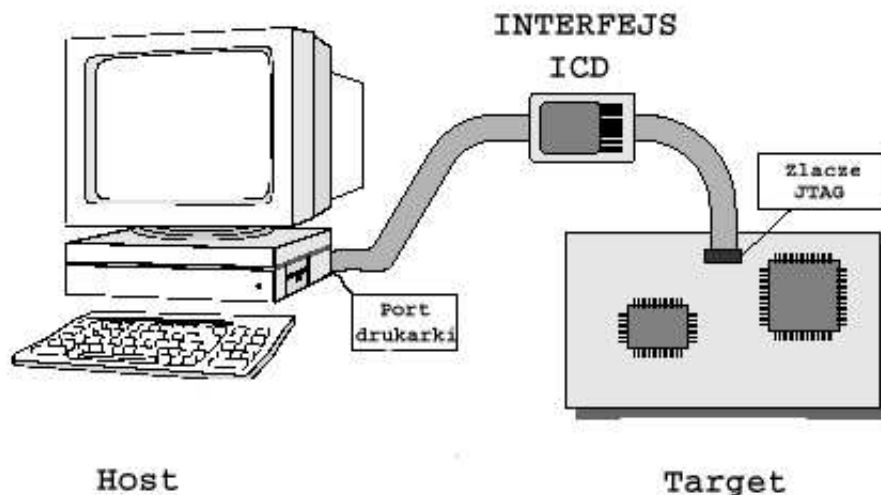
1	Wstęp	2
2	Funkcje interfejsu JTAG	2
3	Schemat i montaż	2
4	Dokumentacja i oprogramowanie	5
	Literatura	5

# 1 Wstęp

Opisywany interfejs jest przeznaczony do uruchamiania sprzętu i oprogramowania z wykorzystaniem modułu JTAG/EOnCE (ang. *JTAG Enhanced On-Chip Emulation*) dostępnego w mikrokontrolerach DSP firmy Motorola (obecnie Freescale). W szczególności dotyczy to jednostki centralnej DSP56800E [1] i mikrokontrolera MC56F8323 [2]. Interfejs zapewnia połączenie pomiędzy standardowym złączem JTAG na module docelowym (*Target*) i portem równoległym (drukarki) komputera klasy PC (*Host*). Oprogramowanie na komputerze PC (debugger) ma dzięki temu możliwość sterowania wbudowanym w mikrokontrolerze blokiem emulatora JTAG/EOnCE, w celu odczytywania/zapisywania rejestrów procesora i pamięci, uruchamiania i śledzenia wykonywania programów.

## 2 Funkcje interfejsu JTAG

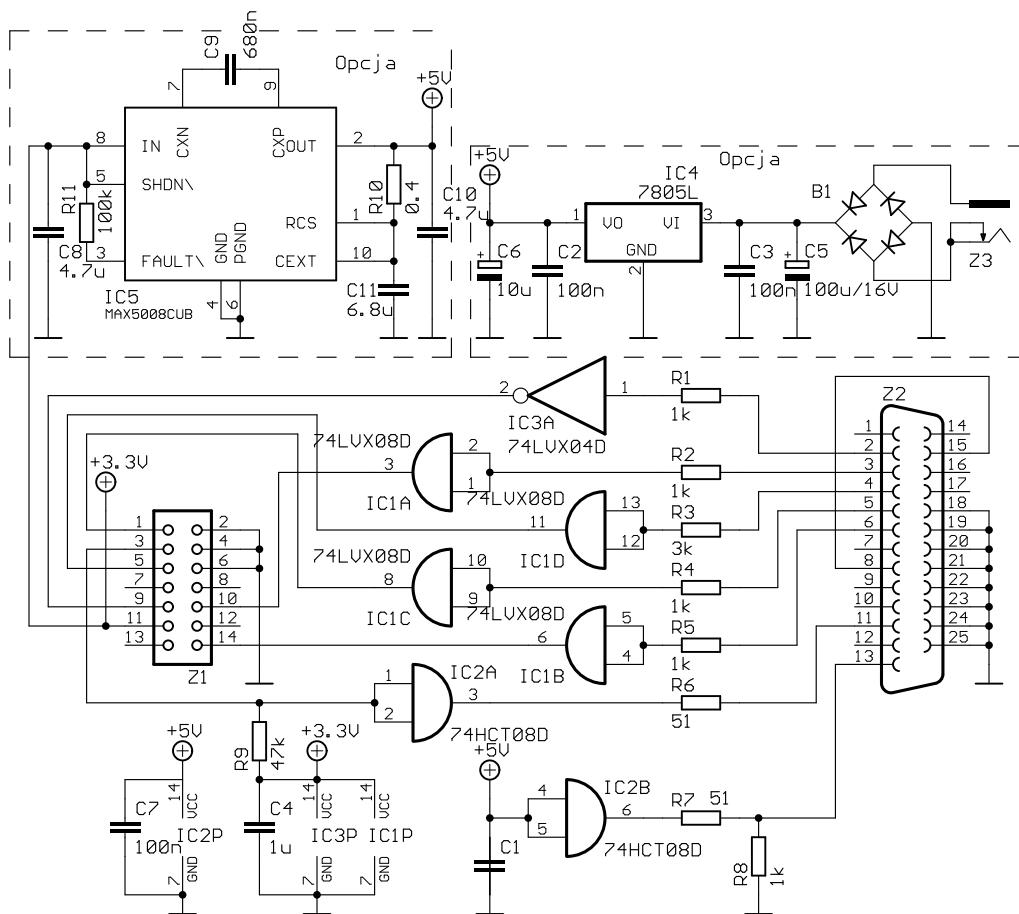
Ważną zaletą rodziny mikrokontrolerów MC56F83xx firmy Motorola (obecnie Freescale) jest wbudowany emulator z interfejsem JTAG/EOnCE, który pozwala uruchamiać i testować oprogramowanie bezpośrednio na systemie docelowym. Do komunikacji pomiędzy systemem uruchomieniowym (skrótny debugger na komputerze klasy PC - *Host*) a systemem docelowym (moduł z mikrokontrolerem z rodziny MC56F83xx - *Target*) wykorzystywana jest transmisja w standardzie JTAG (norma IEEE 1149.1). Sygnały są formowane w układzie ICD (ang. *In-Circuit Debugger*) sterowanym z portu równoległego PC. Konfigurację stanowiska uruchomieniowego przedstawiono na rysunku 1.



Rysunek 1: Połączenie *Host-Target* przy pomocy interfejsu ICD

## 3 Schemat i montaż

Opisywany interfejs ICD jest zgodny z interfejsem, zaproponowanym przez firmę Motorola, zainstalowanym na płytce uruchomieniowej *56F800 Demonstration Board* [4]. Potrafi współpracować z oprogramowaniem CodeWarrior firmy Metrowerks.



Rysunek 2: Schemat układu

Schemat interfejsu przedstawiono na rysunku 2. Zestawienie elementów zawiera tabela 1. Opisywany interfejs ICD jest tak naprawdę układem dopasowującym napięcia pomiędzy modulem docelowym (*Target*), w którym występuje napięcie 3.3V, a portem równoległym komputera nadrzędnego (*Host*) pracującego w standardzie TTL 5V. Tylko jeden sygnał w układzie jest negowany, reszta jest wyłącznie buforowana. „Pomostem” pomiędzy częścią wysoko napięciową (5V) a częścią nisko napięciową (3.3V) są układy logiczne z rodziny 74LVXxx. Układy te zasilane napięciem 3.3V dopuszczają na swoich wejściach sygnały logiczne o napięciu do 5V. W roli buforów pracują bramki AND z układu 74LVX08 (IC1), zaś jako negator bramka z układu 74LVX04 (IC3). Bramki AND z rodziny 74HCT08 (IC2), zasilane napięciem 5V, są układami dopasowującymi poziomy napięć 3.3V do 5V. Takie rozwiązanie jest dopuszczalne ponieważ układy logiczne, zasilane napięciem 3.3V, mają takie same progi przełączania jak układy TTL zasilane napięciem 5V. Stanowi niskiemu odpowiada napięcie poniżej 0.8V, stanowi wysokiemu napięcie powyżej 2.4V.

W układzie występują dwa napięcia zasilania 3.3V oraz 5V. Napięcie 3.3V jest doprowadzone do układu przez nóżkę 11 złącza Z1 (złącze JTAG) a więc źródłem napięcia jest module docelowy (*Target*). Napięcie 5V może zostać wytworzone w dwojaki sposób. Pierwszy, nie wymagający zewnętrznego źródła zasilania, przez wykorzystanie przetwornicy pojemnościowej

Liczba	Wartość	Obudowa	Oznaczenie na schemacie
Rezystory			
1	0.4	0414/15	R10
2	51	R0603	R6,R7
5	1k	R0603	R1, R2, R4, R5, R8
1	3k	R0603	R3
1	47k	R0603	R9
1	100k	R0603	R11
Kondensatory			
3	100n	C0603	C2, C3, C7,
1	680n	C0603	C9
1	1u	C0603	C4
2	4.7u	C0603	C8, C10
1	6.8u	C0603	C11
1	10u	E2,5-7	C6
1	100u/16V	E2,5-7	C5
1		C0603	C1
Półprzewodniki			
1	RB1A	RB1A	B1
Układy scalone			
1	MAX5008CUB	uMAX10	IC5
1	74HCT08	SO14	IC2
1	74LVX08	SO14	IC1
1	74LVX04	SO14	IC3
1	7805L	TO92	IC4

Tabela 1: Zestawienie elementów interfejsu ICD

podwyższającej napięcie. W roli przetwornicy zastosowano układ MAX5008 (IC8), który zasilany napięciem 3.3V, przy niewielkiej liczbie elementów zewnętrznych, potrafi wytworzyć napięcie 5V i dostarczyć do układu prąd ok. 150mA. Drugi, wymagający zewnętrznego źródła zasilania, przez zastosowanie układu zasilacza ze stabilizatorem 7805 (IC4). W tym przypadku należy dostarczyć do układu napięcie, o dowolnej polaryzacji i amplitudzie ok. 9V, np. z zasilacza wtyczkowego typu walltransformer. Układ interfejsu pobiera znikomy prąd dlatego wydajność prądowa źródeł zasilania może być niewielka.

**UWAGA: Niedopuszczalne jest jednoczesne zainstalowanie na płytce docelowej obu źródeł napięcia 5V.**

Sygnały z portu drukarki są przyłączone przez złącze szufladowe M25D (Z2), a połączenie z układem docelowym zapewnia złącze kabla taśmowego (Z1). Rozmieszczenie sygnałów na złączu JTAG opisano w tabeli 2

Zmontowaną płytkę można umieścić w obudowie przelotowej przystosowanej do dwóch łączówek DB25. Połączenie z portem drukarki PC można zrealizować przy pomocy kabla taśmowego (przedłużacza) o 25-ciu żyłach.

**UWAGA: Przewód taśmowy łączący Z1 z systemem docelowym nie powinien być dłuższy niż 20cm.**

TDI	1	2	GND
TDO	3	4	GND
TCK	5	6	GND
	7	8	(key)
$\overline{\text{RESET}}_{\text{in}}$	9	10	TMS
+3.3V DC	11	12	
	13	14	$\overline{\text{TRST}}_{\text{in}}$

Tabela 2: Złącze JTAG modułu DSP56F8323

## 4 Dokumentacja i oprogramowanie

Dokumentacje mikrokontrolerów z rodziny 56F8xxx są dostępne na serwerze firmy Freescale <[www.freescale.com](http://www.freescale.com)>.

Dostępne jest zintegrowane środowisko programistyczne CodeWarrior firmy Metrowerks, zawierające asembler, kompilator C, linker oraz zestaw wygodnych narzędzi wspomagających programowanie takich jak Procesor Expert. Niestety darmowa licencja pozwala tworzyć kod o rozmiarze nie przekraczającym 8kB. Więcej szczegółów można znaleźć na stronie <[www.metrowerks.com](http://www.metrowerks.com)>

## Literatura

- [1] *DSP56800E 16-bit Digital Signal Processor Core Reference Manual*, DSP56800ERM/D Rev 2.0, Motorola Inc., 2002.
- [2] *Technical Data 56F8323 16-bit Hybrid Controller*, MC56F8323/D Rev 1.0, Freescale Inc., 2003.
- [3] *MC56F8300 Periherial User Manual*, MC56F8300UM/D Rev 1.0, Motorola Inc., 2003.
- [4] *MC56F8300 Demonstration Board User Manual*, MC56F8300DBUM/D Rev 3.0, Motorola Inc., 2004.

Mariusz Janiak  
Instytut Cybernetyki Technicznej  
Politechniki Wrocławskiej  
ul. Janiszewskiego 11/17  
50-372 Wrocław

Niniejszy raport otrzymują:

1. OINT ..... - 1 egz.  
3. Autor ..... - 3 egz.

Razem : 4 egz.

Raport wpłynął do redakcji I-6  
w lipcu 2005 roku.